

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-177645

(43)Date of publication of application : 13.07.1989

(51)Int.Cl.

G06F 11/30  
G06F 15/16

(21)Application number : 63-001689

(71)Applicant : RICOH CO LTD

(22)Date of filing : 07.01.1988

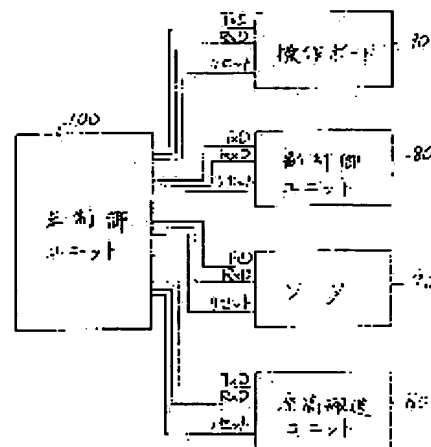
(72)Inventor : NAKAJIMA YOSHIHIRO

## (54) METHOD FOR DETECTING RUN-AWAY FOR CONTROL SYSTEM

(57)Abstract:

**PURPOSE:** To easily realize the run-away supervising of every slave unit by identifying the existence or absence of abnormality according to whether or not returning code data from a slave control part is received in a prescribed time after a main control part transmits going code data.

**CONSTITUTION:** When a main control part 100 transmits the prescribed going code data to a slave control part 80 in the period of a prescribed time and the slave control part 80 receives the going code data from the main control part 100, the prescribed returning code data are transmitted to the main control part 100 in the prescribed time, and the main control part 100 identifies the existence or absence of the abnormality according to whether or not the returning code data from the slave control part is received in the prescribed time since the going code data is transmitted. Namely, since the main control part 100 periodically transmits the going code data to the slave control part 80, the main control part 100 receives the returning code data in a time comparatively short since the going code data is transmitted, when the run-away is not generated in the slave control part 80. Thus, when the returning code data is not received, the action of the slave control part 80 is decided to be abnormal.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平1-177645

⑬ Int.Cl.<sup>4</sup>

G 06 F 11/30  
15/16

識別記号

4 6 0

庁内整理番号

H-7343-5B  
Z-6745-5B

⑭ 公開 平成1年(1989)7月13日

審査請求 未請求 請求項の数 3 (全12頁)

⑮ 発明の名称 制御システムの暴走検知方法

⑯ 特 願 昭63-1689

⑰ 出 願 昭63(1988)1月7日

⑱ 発 明 者 中 嶋 嘉 宏 東京都大田区中馬込1丁目3番6号 株式会社リコー内

⑲ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号

⑳ 代 理 人 弁 理 士 杉 信 興

明 細 書

1. 発明の名称

制御システムの暴走検知方法

2. 特許請求の範囲

(1)互いにデータ伝送可能に構成され各々独立したプログラムに従って制御を行なう、主制御部と従制御部とを備えるシステムの暴走検知方法において:

前記主制御部が、所定時間の周期で、所定の往信コードデータを前記従制御部に送信し、該従制御部は、主制御部から前記往信コードデータを受信すると、所定時間内に所定の返信コードデータを主制御部に送信し、主制御部は、往信コードデータを送信してから所定時間内に従制御部からの返信コードデータを受信したか否かに応じて異常の有無を識別する、ことを特徴とする、制御システムの暴走検知方法。

(2)前記主制御部は、往信コードデータを送信してから所定時間内に従制御部からの返信コードデータを受信しないと、異常とみなし前記従制御

部に対してリセット信号を送出する、前記特許請求の範囲第(1)項記載の制御システムの暴走検知方法。

(3)前記主制御部は、前記従制御部に対してリセット信号を送出した回数を監視し、その回数が所定以上になると、システム全体を異常処理状態に設定する、前記特許請求の範囲第(2)項記載の制御システムの暴走検知方法。

3. 発明の詳細な説明

〔発明の分野〕

本発明は、マイクロプロセッサのようなデジタル制御装置を複数用いたシステムにおける暴走検知方法に関し、例えば複写機、ファクシミリなどの制御系に利用しうる。

〔従来の技術〕

例えば複写機においては、最近では、原稿搬送制御、コピー紙仕分け制御、キー入力制御、表示制御、ヒータ制御、ランプ制御等々、様々な制御を行なっている。これらの複雑な制御を行なうために、制御系を複数のユニットに区分し、各々の

ユニットにそれぞれ独立したマイクロプロセッサを設けて、ユニット毎に独立した制御を行なっている。また一般に、システム全体を制御するマスターユニットと周辺機器の制御を行なう複数のスレーブユニットとが互いに接続され、マスターユニットが複数のスレーブユニットの動作を管理及び制御している。

ところで、マイクロプロセッサのようなコンピュータシステムにおいては、比較的大きな電気ノイズなどの影響を受けると、予め定めたプログラムに従わない動作を行なう、いわゆる暴走が生じることがある。暴走を放置すると、正常な動作を行なわないばかりでなく、装置自体を破壊したり火災を引き起こすこともある。

従って、マイクロコンピュータを用いる複写機などの機器では、暴走の有無を監視して、暴走が生じた時に全ての動作を停止するような安全対策が備わっている。単一のマイクロプロセッサの暴走の有無を監視する技術としては、ウォッチドッグタイマ、と呼ばれるものが知られている（例えば

特開昭 50-99242号公報）。

しかしながら、従来より公知の方法で暴走の有無を監視する場合、特別なハードウェアを必要としたり、監視のためのソフトウェアの負担が大きくなってマイクロプロセッサの処理能力が大幅に低下する、という不都合を生じる。特に、多数のマイクロプロセッサを用いるシステムでは、暴走監視のための負担が大きく、ハードウェアのコスト上昇及び／又はソフトウェアの処理能力低下は無視できない。

また、マイクロコンピュータの暴走は、一般にノイズなどの影響で一時的に生じるものであるが、従来より、マイクロコンピュータの暴走が発生すると、特別な故障が生じていない場合にも、装置メーカーのサービスマンが到着するまではユーザは装置を全く使用できないという不都合がある。

#### 〔発明の目的〕

本発明は、マイクロプロセッサのようなデジタル制御装置を複数用いたシステムにおいて、確実に暴走を監視するとともに暴走監視のための制御

- 3 -

装置の負担を小さくすることを第1の目的とし、制御装置に暴走が生じた場合に装置が使用できない時間（ダウンタイム）を最小限に抑えることを第2の目的とする。

#### 〔発明の構成〕

上記第1の目的を達成するため、本発明においては、互いにデータ伝送可能に構成され各々独立したプログラムに従って制御を行なう、主制御部と従制御部とを備えるシステムにおいて：

前記主制御部が、所定時間の周期で、所定の往信コードデータを前記従制御部に送信し、該従制御部は、主制御部から前記往信コードデータを受信すると、所定時間内に所定の返信コードデータを主制御部に送信し、主制御部は、往信コードデータを送信してから所定時間内に従制御部からの返信コードデータを受信したか否かに応じて異常の有無を識別する。

つまり、主制御部は従制御部に対して定期的に往信コードデータを送信するので、従制御部に暴走が生じていなければ、主制御部は往信コードデー

- 4 -

タを送信してから比較的短い時間内に返信コードデータを受信することになり、返信コードデータを受信しなければ従制御部の動作が異常であるとみなしうる。

また、本発明においては、前記第2の目的を達成するため、主制御部が、往信コードデータを送信してから所定時間内に従制御部からの返信コードデータを受信しないと、異常の発生とみなして、前記従制御部に対しリセット信号を送出する。マイクロプロセッサのようなデジタル制御装置においては、リセット端子が必ず備わっており、それにリセット信号を印加することにより、所定の初期状態から動作を再スタートする。従って、プログラムの暴走によって異常が生じた場合には、リセット信号を印加するこれにより暴走が停止し通常の動作に戻る。システムはダウン状態から自動的に正常に復帰する。これによって、システムのダウンタイムは最小限に抑えられる。

本発明の他の目的及び特徴は、以下の、図面を参照した実施例説明によって明らかになろう。

- 5 -

- 6 -

## 【実施例】

第2図に、本発明を実施する一形式の複写機を示す。第2図を参照して説明する。概略でいうと、この複写機は、複写機本体と、自動原稿搬送ユニット60、ソータ70、自動両面処理ユニット85等のオプションユニット群で構成されている。記録シートを供給する給紙系は5段になっている。即ち、第1給紙系及び第2給紙系は複写機本体に備わっており、第3給紙系である第2給紙ユニット170及び第4給紙系と第5給紙系を含む第3給紙ユニット180が複写機本体に接続されている。21、22、23及び24はそれぞれ第1給紙系、第2給紙系、第3給紙系及び第4給紙系に設けられたカセットであり、25が第5給紙系のトレイである。

複写機本体の最上部に原稿を載置するコンタクトガラス1が備わっており、その下方に光学走査系30が備わっている。光学走査系30には、露光ランプ31、第1ミラー32、第3ミラー33、第4ミラー34、レンズ35、第5ミラー36、

スリット37等々が備わっている。原稿読取走査を行なう場合、光路長が変化しないように、露光ランプ31と第1ミラー32を搭載した第1キャリアリッジと第3ミラー33及び第4ミラー34を搭載した第2キャリアリッジとが、2:1の相対速度で機械的に走査駆動される。レンズ35はズームレンズであり、モータ駆動によって倍率を変えることができる。

従って、露光ランプ31から出た光は、第1ミラー32、第3ミラー33、第4ミラー34、レンズ35、第5ミラー36及びスリット37を介して、感光体ドラム2上に結像される。

感光体ドラム2の周囲には、メインチャージャ3、イレサ4、現像器5、転写前除電ランプ6、転写チャージャ7、分離チャージャ8、クニールユニット9等々が備わっている。

像再生プロセスを簡単に説明する。感光体ドラム2の表面は、メインチャージャ3の放電によって所定の高電位に一律に帯電する。像再生に利用されない部分の電荷は、イレサ4によって消去さ

- 7 -

れる。感光体ドラム2の帯電した面に、原稿からの反射光が照射されると、照射される光の強度に応じて、その部分の電位が変化（低下）する。感光体ドラム2は図に矢印で示す方向に回転し、それに同期して光学走査系30は原稿面を順次走査するので、感光体ドラム2の表面には、原稿像の濃度（光反射率）分布に応じた電位分布、即ち静電潜像が形成される。

静電潜像が形成された部分が現像器5の近傍を通ると、電位分布に応じて現像器5内のトナーが感光体2の表面に吸着し、それによって静電潜像が現像され、静電潜像に応じた可視像が感光体ドラム2上に形成される。一方、コピープロセスの進行に同期して、5つの給紙系のいずれか選択されたものから記録シートが供給される。この記録シートは、レジストローラ27を介して、所定のタイミングで感光体ドラム2の表面に重なるように送り込まれる。

そして、転写チャージャ7によって、感光体ドラム2上の可視像（トナー像）が記録シート側に転

- 8 -

写し、更に分離チャージャ8によって、可視像が転写された記録シートは感光体ドラム2から分離する。分離した記録シートは、搬送ベルト11によって定着器12まで搬送される。定着器12を通ると、記録シート上のトナー像は、定着器12内の熱によって記録シート上に定着される。定着を終えた記録シートは、所定の排紙経路を通過して、ソータ70又は自動両面処理ユニット80に排出される。

第1図に、第2図の複写機の電気制御系の構成概略を示す。第1図を参照すると、この制御系には、主制御ユニット100、操作ボード90、副制御ユニット80、ソータ70及び原稿搬送ユニット60が備わっている。主制御ユニット100は、操作ボード90、副制御ユニット80、ソータ70及び原稿搬送ユニット60と、それぞれ、シリアルデータ送信ラインTxD、シリアルデータ受信ラインRxD及びリセット制御ラインの3本の信号線で互いに接続されている。

操作ボード90は、図示しないが、第2図の複写

機の上面に配設されており、オペレータが操作する多数のキースイッチと多数の表示器を備えており、キー入力処理と表示処理の制御を割り当てられている。

副制御ユニット80は、複写機のメインモータ、光学系走査駆動モータ、倍率調整用モータ、現像モータ、ファンモータ、給紙クラッチ等々を含む駆動系、ヒータ／ランプ制御系、イレース制御系、及び転写紙搬送部センサ監視系の制御を割り当てられている。

主制御ユニット100は、操作ボード90、副制御ユニット80、ソータ70及び原稿搬送ユニット60が行なう以外の複写プロセス制御と、各スレーブユニット60、70、80及び90の制御を割り当てられている。

第3図に、第1図の内容をもう少し具体的に示す。第3図を参照すると、操作ボード90、副制御ユニット80、ソータ70及び原稿搬送ユニット60には、それぞれ、シングルチップのマイクロコンピュータ(μPD7810/11)91、

81、71及び61が備わっている。これら各々のマイクロコンピュータは、シリアル通信制御ユニットを内蔵しており、そのシリアルデータ送信ラインTxDとシリアルデータ受信ラインRxDとが主制御ユニット100と接続されている。また、各マイクロコンピュータのリセット端子も主制御ユニット100と接続されている。

主制御ユニット100には、マスタCPU110、ラッチ120、アドレスデコーダ130、ROM140、RAM150、シリアル通信制御ユニット(8251)161、162、163、164、I/Oポート(8255)170及びプログラマブルタイマ(8253)180が備わっている。マスタCPU110が動作するためのプログラムデータは、ROM140にストアされている。マスタCPU110は、シリアル通信制御ユニット161、162、163及び164を介して各スレーブユニット90、80、70及び60と接続されているので、各ユニット90、80、70及び60に対してデータを送信したり、それらが送信するデ

- 11 -

ータを受信したりできる。

第3図に示す制御系の処理内容は、複写機の一般的な制御については従来より公知のものと同様である。この制御系の中では、各スレーブユニット60、70、80及び90に対する暴走監視及び暴走を検知した時の制御にこの実施例の特徴がある。

そこで、暴走監視及び暴走を検知した時の制御について説明する。この実施例においては、マスタCPU110は、100 msecの周期で、各スレーブユニット60、70、80及び90に対して、8ビットの送信コードデータ(OFCH:16進表示)を送信する。また、各スレーブユニットのマイクロコンピュータ61、71、81及び91は、各々、マスタCPU110からの送信コードデータを受信すると、比較的短い時間内(最長でも100 msec以内)に、マスタCPU110に対して、8ビットの返信コードデータ(OFCH:16進表示)を送り返す。マスタCPU110は、各スレーブユニットに送信コードデータを送信してか

- 12 -

ら100 msec以内に、各々のスレーブユニットからの返信コードデータを受信しないと異常とみなす。

実際には、返信コードデータを2回連続して受信しない場合に、対応するスレーブユニットのマイクロコンピュータが暴走したものとみなす。その場合、マスタCPU110は、暴走したスレーブユニットのマイクロコンピュータに対して、リセット信号を送出する。

ノイズなどを原因とする一時的な誤動作、即ちコンピュータの暴走であれば、リセット信号を印加することにより、そのスレーブユニットは正常状態に復帰しうる。そこで、一時的な誤動作かあるいはサービスマンの修理を必要とする致命的な故障かを自動的に識別している。即ち、マスタCPU110は、各々のスレーブユニットに対してリセット信号を送出した回数を計数し、1秒間の間に3回以上リセット信号を送出した場合には、故障とみなし、システム全体の動作を停止する。そうでなければ通常の処理に戻って複写機の動作を

継続する。

第4a図、第4b図及び第4c図に第3図のマスターCPU110の処理内容の一部を示し、第5図に操作ボード90のマイクロコンピュータ91の動作の概略を示す。

まず、第5図を参照する。マイクロコンピュータ91は、電源がオンすると、初期化を行なった後、キー入力処理、ブザー制御、表示処理及び通信処理を順次に繰り返し実行する。キー入力処理では、操作ボード90に備わった多数のキースイッチの状態をスキャンして、入力の有無をチェックし、入力があれば、そのキースイッチに対応付けられたキーコードデータを生成して入力フラグをセットする。ブザー制御では、キー入力時、エラー発生時など、ブザー鳴動の必要がある場合にブザーを付勢する。表示処理では、主制御ユニット100から送られる表示データの内容を、所定の表示器上に表示する。通信処理では、キー入力があった場合に、キーコードをマスターCPU110に送信したり、マスターCPU110から表示デ

ータやブザー制御コードが送られる場合に所定の受信処理を行ったりする。

また、マスターCPU110から送られたデータが、往信コードデータ(OFCH)の場合には、直ちに、返信コードデータ(OFCH)をマスターCPU110に対して返送する。

上記のように、この操作ボードのマイクロコンピュータ91の処理の内容は、一般の操作ボードにおいて必要とされる処理の他に、マスターCPUからの受信データが往信コードデータか否かを識別する処理と、返信コードデータを送り返す処理が付加されているのみである。従って、この暴走監視のために、必要とされるマイクロコンピュータ91の処理上の負担は非常に小さい。

図示しないが、他のスレーブユニットのマイクロコンピュータ61、71及び81の処理の内容も、操作ボードと同様に、通常の処理の他に、マスターCPUからの受信データが往信コードデータか否かを識別する処理と、返信コードデータを送り返す処理のみが付加されている。

- 15 -

次に第4a図及び第4b図を参照する。この処理は、マスターCPU110に内蔵された図示しないハードウェアタイマによって100msec毎に発生するタイマ割込み要求が現われた時に実行される。つまり、この処理は常に100msec毎に繰り返し実行される。

ここで、図面中に示した記号の内容について説明する。

CNS1・・・往信コードの送信状態及び返信コードの受信状態を示すカウンタ。マイクロコンピュータ91の監視用。

CNR1・・・リセット信号の送出回数を示すカウンタ。マイクロコンピュータ91の監視用。

CNS2・・・往信コードの送信状態及び返信コードの受信状態を示すカウンタ。マイクロコンピュータ81の監視用。

CNR2・・・リセット信号の送出回数を示すカウンタ。マイクロコンピュータ81の監視用。

CNS3・・・往信コードの送信状態及び返信コードの受信状態を示すカウンタ。マイクロコンピュ

ータ71の監視用。

CNR3・・・リセット信号の送出回数を示すカウンタ。マイクロコンピュータ71の監視用。

CNS4・・・往信コードの送信状態及び返信コードの受信状態を示すカウンタ。マイクロコンピュータ61の監視用。

CNR4・・・リセット信号の送出回数を示すカウンタ。マイクロコンピュータ61の監視用。

これらのカウンタ(レジスタ)は、初期状態では0にクリアされている。

第4a図及び第4b図に示す処理は、マイクロコンピュータ91に対する処理PR1、マイクロコンピュータ81に対する処理PR2、マイクロコンピュータ71に対する処理PR3及びマイクロコンピュータ61に対する処理PR4の4つに区分しうる。まず、処理PR1を説明する。

処理PR1では、まずカウンタCNS1の状態をチェックする。最初はCNS1が0にクリアされているので、それに1をセットし、復帰処理を行ない、スレーブユニット90に往信コードデータ

(OFCH)を送信する。この復帰処理では、スレーブユニット（操作ボード）90に対して、それを初期状態に設定するためのデータ、即ち表示データなどを送信し、操作ボードを動作可能な状態に復帰させる。

2回目以降の処理においては、カウンタCNS1が0でないから、受信レジスタの内容をチェックして、スレーブユニット90から返信コードデータ(OFCH)を受信しているか否かを調べる。受信している時は、スレーブユニット90に往信コードデータ(OFCH)を再び送信する。

ここで返信コードデータを受信していないということは、往信コードデータを送信してから100 msecを経過してもスレーブユニット90が返信コードデータを送信しないということであるから、異常の可能性が大きい。その場合には、カウンタCNS1の内容をチェックする。CNS1が1なら、エラー回数が1回であるから、確認のためにもう1度、往信コードデータを送信する。返信コードデータを受信していない時に、カウン

タCNS1の内容が2以上であると、少なくとも200 msecの間、スレーブユニット90が返信コードデータを送信していないので、それが暴走したものとなす。そして、スレーブユニット90にリセット信号を送出し、カウンタCNR1をインクリメント(+1)し、カウンタCNS1を0にクリアする。

次に、処理PR2を説明する。この処理では、まずカウンタCNS2の状態をチェックする。最初はCNS2が0にクリアされているので、それに1をセットし、復帰処理を行ない、スレーブユニット80に往信コードデータ(OFCH)を送信する。2回目以降の処理においては、カウンタCNS2が0でないから、受信レジスタの内容をチェックして、スレーブユニット80から返信コードデータ(OFCH)を受信しているか否かを調べる。受信している時は、スレーブユニット80に往信コードデータ(OFCH)を再び送信する。ここで返信コードデータを受信していない場合には、カウンタCNS2の内容をチェックする。

- 19 -

CNS2が1なら、エラー回数が1回であるから、確認のためにもう1度、往信コードデータを送信する。

返信コードデータを受信していない時に、カウンタCNS2の内容が2以上であると、少なくとも200 msecの間、スレーブユニット80が返信コードデータを送信していないので、それが暴走したものとなす。そして、スレーブユニット80にリセット信号を送出し、カウンタCNR2をインクリメント(+1)し、カウンタCNS2を0にクリアする。

次に、処理PR3を説明する。この処理では、まずカウンタCNS3の状態をチェックする。最初はCNS3が0にクリアされているので、それに1をセットし、復帰処理を行ない、スレーブユニット70に往信コードデータ(OFCH)を送信する。2回目以降の処理においては、カウンタCNS3が0でないから、受信レジスタの内容をチェックして、スレーブユニット70から返信コードデータ(OFCH)を受信しているか否かを調べる。受

- 20 -

信している時は、スレーブユニット70に往信コードデータ(OFCH)を再び送信する。

ここで返信コードデータを受信していない場合には、カウンタCNS3の内容をチェックする。CNS3が1なら、エラー回数が1回であるから、確認のためにもう1度、往信コードデータを送信する。

返信コードデータを受信していない時に、カウンタCNS3の内容が2以上であると、少なくとも200 msecの間、スレーブユニット70が返信コードデータを送信していないので、それが暴走したものとなす。そして、スレーブユニット70にリセット信号を送出し、カウンタCNR3をインクリメント(+1)し、カウンタCNS3を0にクリアする。

次に、処理PR4を説明する。この処理では、まずカウンタCNS4の状態をチェックする。最初はCNS4が0にクリアされているので、それに1をセットし、復帰処理を行ない、スレーブユニット60に往信コードデータ(OFCH)を送信する。



2回目以降の処理においては、カウンタCNS4が0でないから、受信レジスタの内容をチェックして、スレーブユニット60から返信コードデータ(OFCH)を受信しているか否かを調べる。受信している時は、スレーブユニット60に往信コードデータ(OFCH)を再び送信する。

ここで返信コードデータを受信していない場合には、カウンタCNS4の内容をチェックする。CNS4が1なら、エラー回数が1回であるから、確認のためにもう1度、往信コードデータを送信する。

返信コードデータを受信していない時に、カウンタCNS4の内容が2以上であると、少なくとも200 msecの間、スレーブユニット60が返信コードデータを送信していないので、それが暴走したものともみなす。そして、スレーブユニット60にリセット信号を送出し、カウンタCNR4をインクリメント(+1)し、カウンタCNS4を0にクリアする。

次に、第4c図を参照する。この処理は、マス

タCPU110に内蔵された図示しないハードウェアタイマによって1000 msec毎に発生するタイマ割込み要求が現われた時に実行される。つまり、この処理は、常に1秒毎に繰り返し実行される。

この処理は、簡単に言えば各スレーブユニットのリセット回数をチェックしてシステムダウンか否かを識別するものである。

まず、カウンタCNR1をチェックする。これが2以下なら、CNR1を0にクリアするが、そうでなければ、エラーレジスタ(不揮発性メモリ)ERRにエラーコード1をストアし、システムダウンの処理を行なう。次にCNR2をチェックし、それが2以下なら、CNR2を0にクリアし、そうでなければ、エラーレジスタERRにエラーコード2をストアし、システムダウンの処理を行なう。更に、カウンタCNR3をチェックし、それが2以下ならCNR3を0にクリアし、そうでなければ、エラーレジスタERRにエラーコード3をストアしてシステムダウンの処理を行なう。続

- 23 -

いて、カウンタCNR4をチェックし、それが2以下ならCNR4を0にクリアし、そうでなければ、エラーレジスタERRにエラーコード4をストアしてシステムダウンの処理を行なう。

つまり、1秒間に3回以上、リセット信号を送出されたスレーブユニットが存在する場合には、それに対応するエラーコードが記憶され、システムダウンとなる。それ以外ではシステムダウンに移行することはない。従って、単に電気ノイズなどの影響によってスレーブユニットのマイクロコンピュータが暴走した場合には、暴走が生じてから200 msec以内に、マスタCPUからの指示によってスレーブユニットにリセットがかけられ、動作が正常になった後で所定のデータがセットされるので、暴走をしたスレーブユニットが正常に動作しない時間(コピーできない時間)は極く短く、実質上、暴走の影響はない。

なお、上記実施例においては、暴走監視のタイミングをハードウェアタイマによって決定しているが、マイクロコンピュータのソフトウェア処理

- 24 -

で実現されるタイマに置き替えてもよい。

#### [効果]

以上のとおり、本発明によれば、多数のマイクロコンピュータをスレーブユニットとして用いる場合であっても、全てのスレーブユニットの暴走監視を、簡単な処理によって実現でき、高価なハードウェアの追加によるコストアップや、処理能力の低下を避けられる。また、暴走を検知した時にそのスレーブユニットに対してリセット信号を送出することにより、装置のダウンタイムが最小限に抑えられる。

#### 4. 図面の簡単な説明

第1図は、第2図の複写機の制御系の構成概略を示すブロック図である。

第2図は、一形式の複写機の機構部の構成を示す正面図である。

第3図は、第1図の制御系を具体的に示すブロック図である。

第4a図、第4b図及び第4c図は、第3図に示すマスタCPU110の処理の一部を示すフロ

ーチャートである。

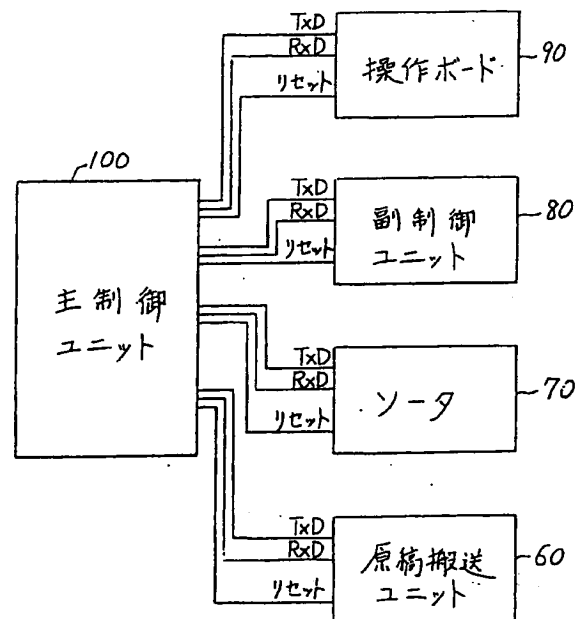
第5図は、第3図のマイクロコンピュータ91の概略動作を示すフローチャートである。

60：原稿搬送ユニット  
 61, 71, 81, 91：マイクロコンピュータ  
 70：ソータ                      80：副制御ユニット  
 90：操作ボード  
 60, 70, 80, 90：(従制御部)  
 100：主制御ユニット(主制御部)  
 110：マスタCPU      120：ラッチ  
 130：アドレスデコーダ  
 140：ROM                  150：RAM  
 161～164：シリアル通信制御ユニット  
 170：I/Oポート  
 180：プログラマブルタイマ

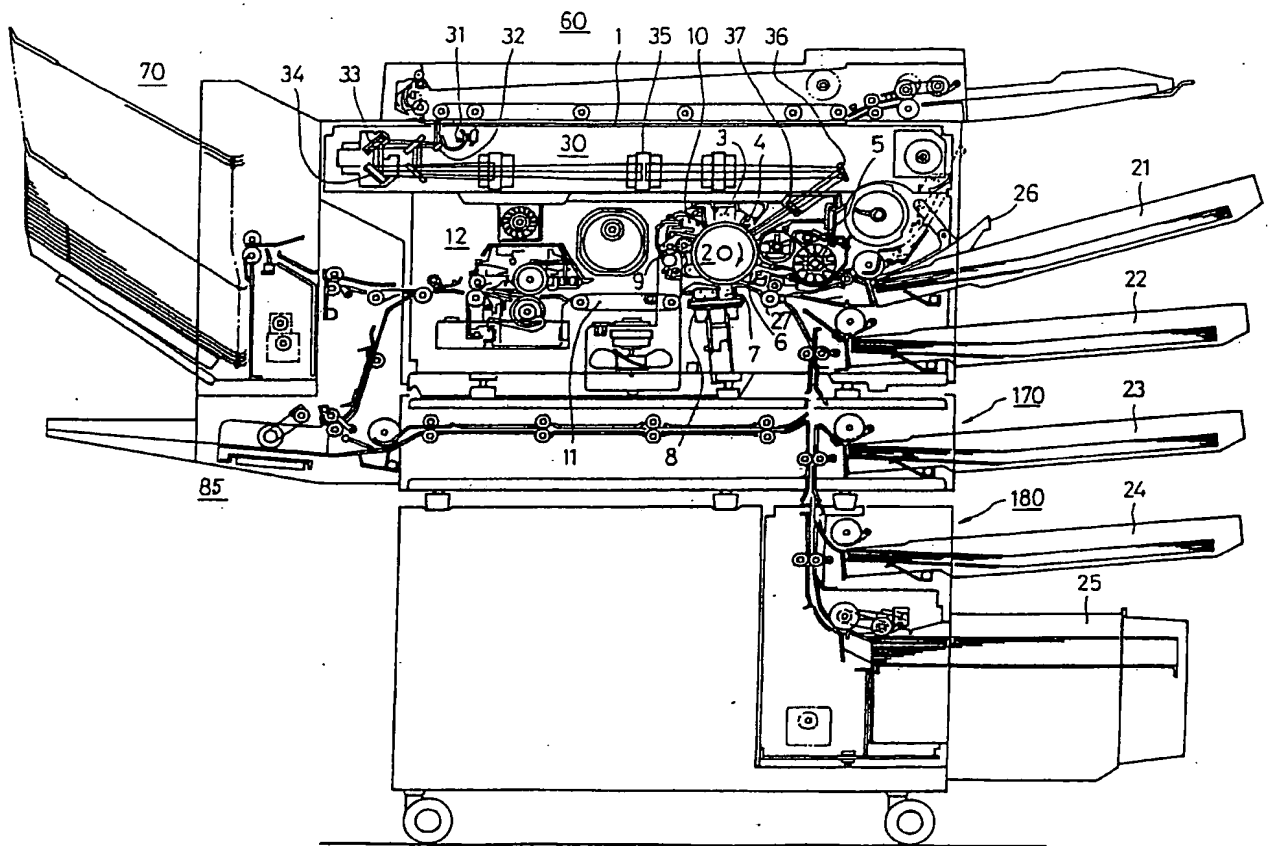
出願人 株式会社 リコー  
 代理人 弁理士 杉 信 興

- 27 -

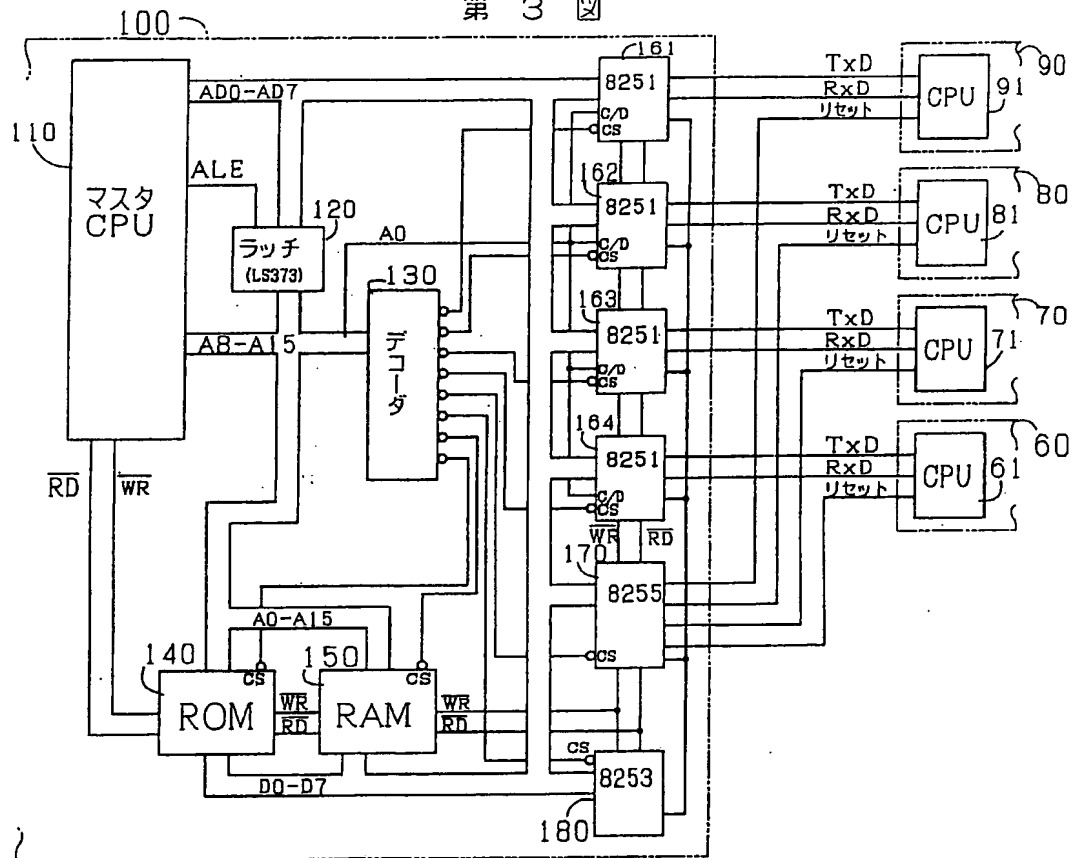
第1図



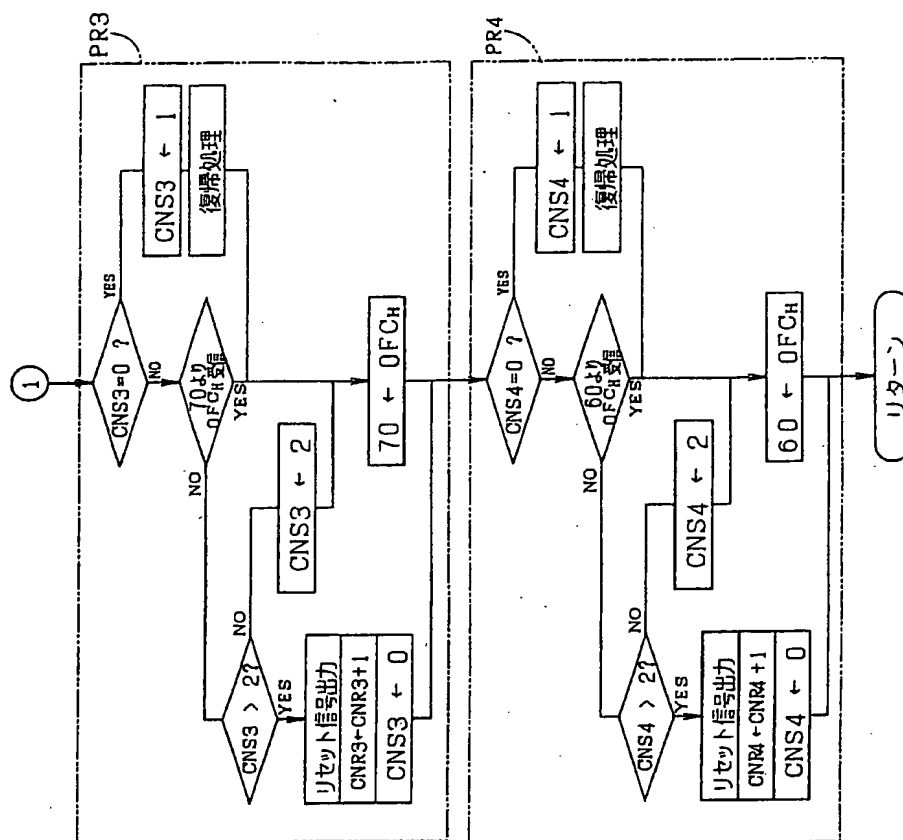
第 2 図



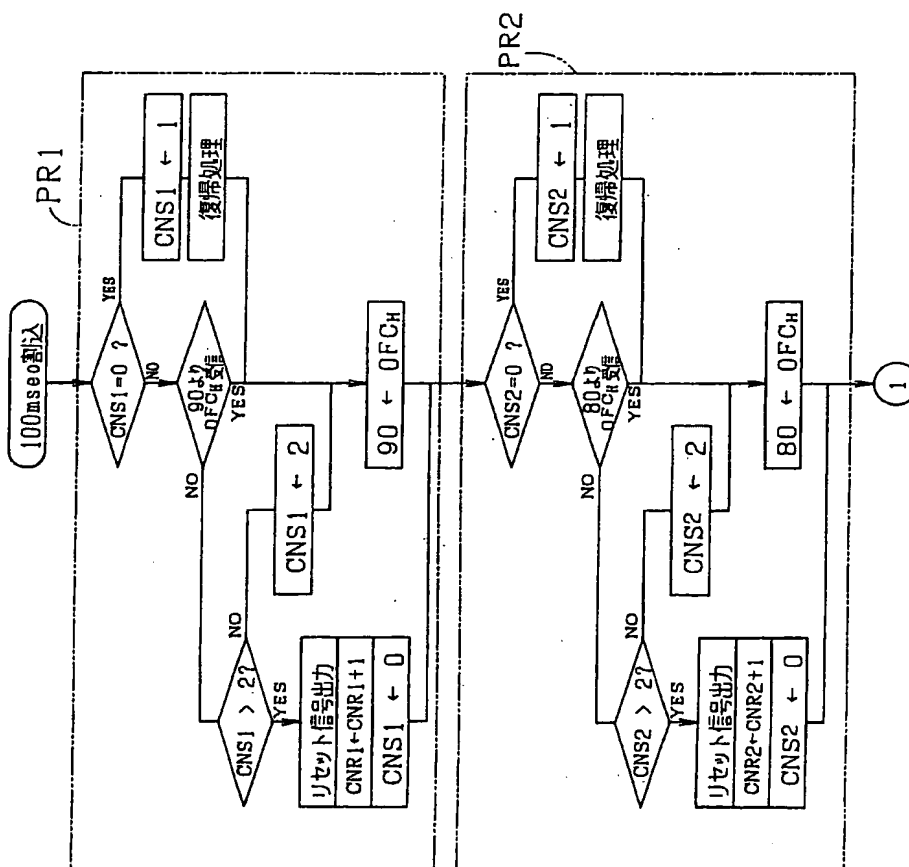
第 3 図



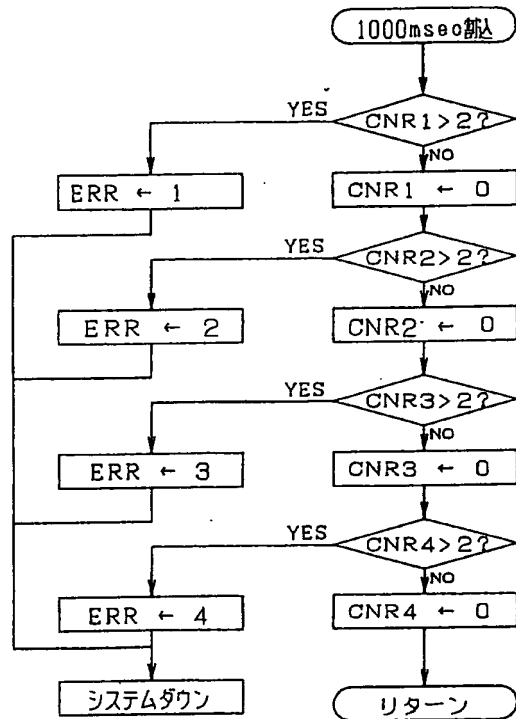
第 4 b 図



第 4 a 図



第 4 c 図



第 5 図

